

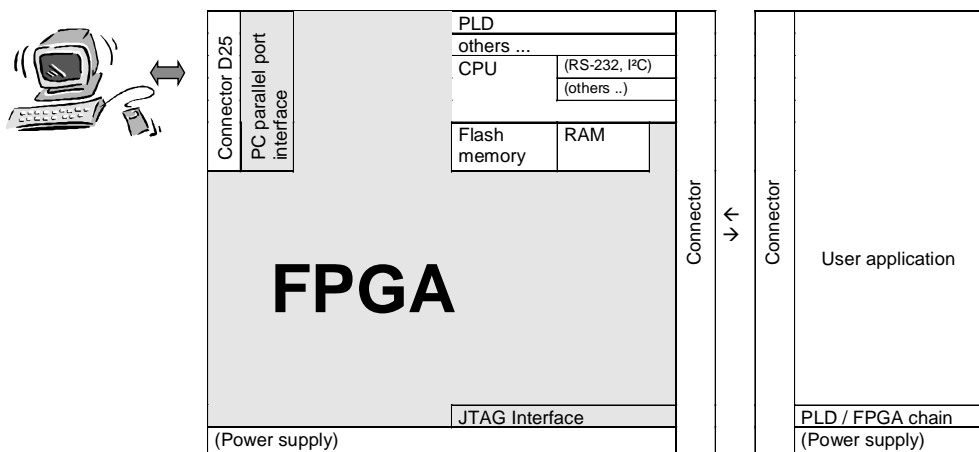
dlk

Der 'digital logic kernel' ist eine einfach anzuwendende Technologie, die es erlaubt, digitale Grundfunktionen bestehend aus jeglicher Art von CPU mit externem Programmspeicher, programmierbarer Logik und Flash-Speicher aufzubauen und zu programmieren. Dazu werden keinerlei Programmiergeräte oder bereits vorprogrammierte Bauteile benötigt. Der 'dlk' besitzt per Definition die Möglichkeit selbständig zu booten. Der Zugriff erfolgt über eine integrierte parallele PC Druckerschnittstelle zum Zweck der Administration und des Datenaustausches.

Ein Standard-PC mit einer parallelen Druckerschnittstelle ist das einzige Werkzeug, das zur Entwicklung und Inbetriebnahme, der Programmierung und der Wartung notwendig ist. Der 'dlk' wird mit Hilfe von Halbleitern des Herstellers Xilinx und dessen Design-Software aufgebaut.

Kurz: 'digital logic kernel' = CPU+Speicher+FPGA+PC-interface = bootbares System = 'ease of use'

The 'dlk' concept



Eigenschaften

- Bau von digitalen Systemen aus erprobten, zuverlässigen, erweiterbaren und einfach handhabbaren Kernen
- kurze Entwicklungszeiten
- anwendbar auf jede CPU mit externem Programmspeicher
- besteht aus Standard-FPGA- und -CPLD-Bausteinen, es werden keine Spezialbauteile benötigt
- Datenübertragung zu und von diesen Bauteilen über die integrierte parallele Schnittstelle
- Ausübung der internen Bus Master Funktion extern über den PC oder die interne CPU
- Nutzung der parallelen Schnittstelle zur Verwaltung des Gerätes und zum Zwecke des Datenaustausches
- die parallele Schnittstelle belegt im FPGA intern nur einen minimalen Teil. Wird diese nicht verwendet, werden im FPGA keine internen Ressourcen verbraucht
- Software zur Verwaltung des Gerätes wird mitgeliefert
- die Kernfunktionen des Programmes werden in einer DLL mitgeliefert
- die Kernfunktionen der Hard.-und Software sind im Quellcode verfügbar
- eine vollständige Implementation belegt ca. 8% der slices eines xc2s50 FPGA's und benötigt zusätzlich ein CPLD vom Typ xc9572xl
- Möglichkeit der Wartung und des Upgrade beim Kunden
- Aufbau von digitalen Systemen ohne den Bedarf jedweden Programmiergerätes
- einfach erweiterbares Design
- kompatibel mit Xilinx ISE WebPACK
- Emulation des Xilinx JTAG download Kabels (DLC5), kompatibel zur 'iMPACT' Programmiersoftware
- Xilinx ISE WebPACK frei und ohne Kosten verfügbar
- Design Eingabe über Schaltplan, VHDL, Verilog oder ABEL

Anwendungsgebiete

- Entwicklungsplattform
- Implementierung digitaler Kernfunktionalitäten für jede Art von Applikation
- Erzeugung von Standard-Funktionalitäten zum Wiedergebrauch in anderen Applikationen
- schnelle Prototypenentwicklung
- für Testanwendungen, die über eine Schnittstelle mit einem PC zu kommunizieren müssen
- als Interface zwischen einer bestehenden Schaltung und dem PC
- Aufbau von Systemen mit integriertem PC interface
- Aufbau von Systemen ohne die Verwendung teurer Entwicklungswerkzeuge
- Crossentwicklung von Controller Hardware auf dem PC
- Ausbildungszwecke

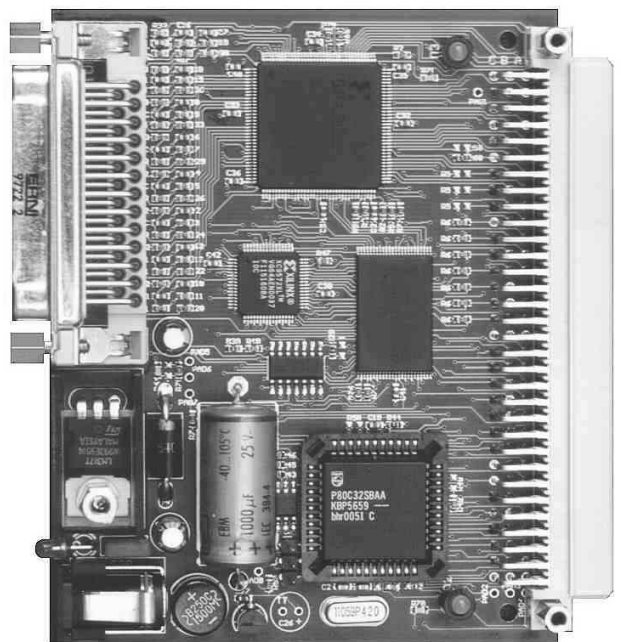
Implementierungen

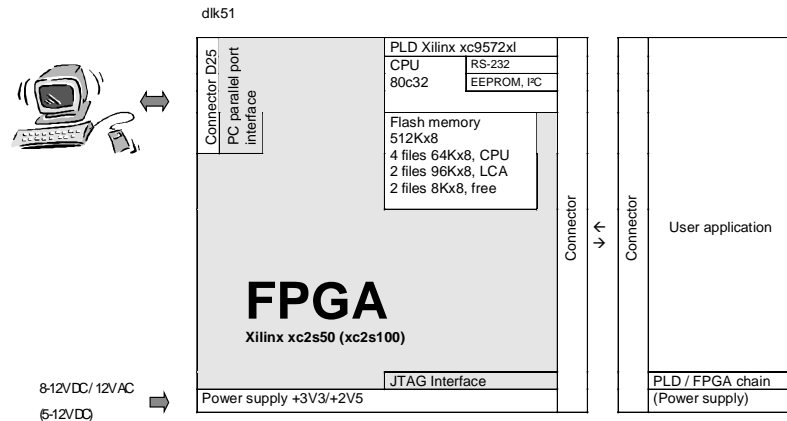
- dlk51, bestehend, siehe unten
- dlk32, geplant, integrierte 32-bit (soft-)CPU

dlk51

Hardware

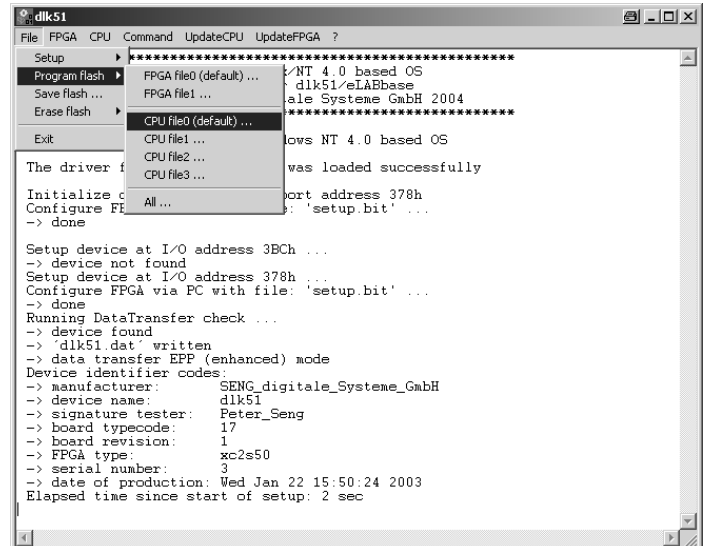
- FPGA xc2s50 (optional xc2s100)
- CPLD xc9572xl
- 8-bit 8032 CPU getaktet mit 11MHz0592
- serielle RS-232 Schnittstelle verbunden mit CPU
- 16Kbit I²C EEprom verbunden mit CPU
- CPU kann im Bus oder I/O Modus betrieben werden
- externer CPU Bus mit dem FPGA verbunden
- ein 512Kx8 Flash-Speicher für CPU und FPGA
- zwei LED's für Debug.- und Anzeigezwecke
- für LCD Anzeige vorbereitet
- Reset Monitor IC für Unterspannungserkennung und externen Reset
- komplettes 3V3 Design
- 2 unabhängige FPGA Konfigurationsdateien im Flash-Speicher, wählbar über Steckbrücke vor dem Bootvorgang
- 4 unabhängige 64Kx8 CPU Programmdateien im Flash-Speicher, wählbar über 'dlk51' Software oder FPGA Konfiguration
- PC oder 8032 Mikrocontroller können als Master auf einem internen Bus arbeiten
- schnelle Datenübertragung (typisch 500KBytes/sec) zu/vom PC über die parallele PC Druckerschnittstelle, Steckverbinder D25 male
- integriertes lineares Netzteil, Eingangsspannung 8-12V DC/12V AC/1500mA (optional 5-12V DC/800mA) mit Steckverbinder DIN45323
- alle Signale auf 96-pin Steckverbinder DIN 41612 verfügbar
- Erweiterungsplatinen können 'inline' oder als Stapel aufgesteckt werden
- Leiterplattengröße 80x100mm
- ca. 92% der internen xc2s50 FPGA Ressourcen (bei Verzicht auf PC Interface 100%) + 32 I/O für den Anwender frei verfügbar
- Emulationsmodus für ATMEL AT89isp cable, AVR ISP dongle und XILINX JTAG download cable (DLC5 / Parallel Cable III)
- digitaler Logik Kern für Applikationen, Test, Entwicklung und Schulung





Software

- **Entwicklungsumgebung 'dlk51'** für Win9x/NT4.0 basierende Betriebssysteme. Programm zur Systemverwaltung des 'dlk51' mit folgenden Funktionsumfang: Setup; FPGA-Konfiguration; Programmierung des systeminternen Flash Speichers (für CPU und FPGA); interne Kommandozeile zur einfachen Befehlsweiterung; Emulationsmodi für ATMEL AT89isp cable, AVR ISP dongle und XILINX JTAG download cable (DLC5 / Parallel Cable III); Unterstützung für INTEL MCS BASIC-52 Interpreter. Das Programm besteht aus der Benutzeroberfläche und der darunter angesiedelten DLL. Der Quellcode ist vollständig zugänglich, somit ist das Programm erweiterbar und änderbar.
- Zur Programmierung und Entwicklung der 'dlk51' internen Bausteine (FPGA, CPLD und CPU) stehen leistungsfähige **und professionelle Werkzeuge** bereit. Programme sind kostenfrei vom Internet ladbar. Diese Produkte sind: XILINX ISE WebPACK (integrierte Softwareumgebung für programmierbare Logik, Simulations- und Programmierwerkzeuge, Schaltplaneingabe, VHDL und Verilog Compiler), **SDCC C Compiler** (für 8051 Prozessoren), INTEL MCS BASIC-52 Interpreter (für 8051 Prozessoren), **EAGLE light** (Schaltplaneditor und Leiterplattenentflechtung).



Applikationen und Quellen

- Auf unseren Internetseiten (<http://www.seng.de/dlk51.html>) stellen wir das Handbuch sowie Applikationen, Test- und Beispielprojekte sowie Quellcode bereit. Diese decken das Spektrum vom Schaltbild einer UND - Verknüpfung bis zum anspruchsvollen VHDL Projekt ab (24h-Uhr im FPGA / CPLD, Ansteuerung von UART, LCD und und diversen i2c-Bus Bausteinen via 8051 ...)
- Ebenso befindet sich dort eine Link-Sammlung (Datenbank) zu Themen rund um 'dlk', 'eLAB', FPGA's, 8051, AVR, VHDL, IP-cores, soft-CPU's, ... (http://www.seng.de/dlk_database.html)

Erweiterungen

Das 'dlk51' ist mit Komponenten des 'eLAB' Systems (<http://www.seng.de/eLab.html>) erweiterbar und somit zum modular aufgebauten freiprogrammierbaren Labor (für Prototyping, Testapplikationen, Aus- und Weiterbildung) ausbaubar. Die verfügbaren Komponenten reichen von Tasten und Leuchtdioden über Anzeigen, Relais, i2c Komponenten und CPLD bis zum Microcontroller und werden stetig erweitert.

Anwenderschnittstelle, Steckverbinder X2

DIN41612-96 or DIN41651-34+DIN41651-26⁷ (bus connector or I/O port connector can be assembled)

peripheral chip select

° CPU signal connected to FPGA

^ RS-232 tranceiver may be installed on board

² select FPGA configuration boot file: high or open → file0 (default), low → file1

³ depending on configuration this pin may be used for JTAG or ISP download cable emulation

⁴ see chapter 5.7. Set solder joint for use with eLAB2dlk51-adapter. Default: +UDC not available

⁵ depending on CPLD configuration file, not used (default) or charge pump driver (for eLAB2dlk51-adapter), see down

		eLAB base			FPGA Pin			eLAB base			FPGA Pin			
DIN 41612-C	C	B			A									DIN41651-34
1	GND	+3V3			GND									2
2	(+UDC) ⁴	LIO0	P1	102	LIO1	P2	103							4
3	+3V3	LIO2	P3	96	LIO3	P4	99							6
4	+2V5	LIO4 ³	P5	94	LIO5 ³	P6	95							8
5	GND	LIO6 ³	P7	86	LIO7 ³	P8	87							10
6	(LTDO) (/RST)	LIO8	P9	84	LIO9	P10	85							12
7	(LTDI)	LIO10	P11	80	LIO11	P12	83							14
8	(LTMS)	LIO12	P13	75	LIO13	P14	76							16
9	(LTCK)	LI0	P31	18	LI1	P32	15							18
10	PIO0	LIO14	P15	100	LIO15	P16	101							20
11	PIO1	LIO16	P17	93	LIO17	P18	79							22
12	PIO2	LIO18	P19	78	LIO19	P20	77							24
13	PIO3	LIO20	P21	112	LIO21	P22	113							26
14	PIO4 ⁵	LIO22	P23	114	LIO23	P24	115							28
15	PIO5, EnLCD [#]	LIO24	P25	116	LIO25	P26	117							30
16	PIO6, SelFile ^z	LIO26	P27	118	LIO27	P28	121							32
17	GND	+3V3			GND									34
18	CCI	CCO			LPCLK									
19	CVCC	/EA_VPP			CRST [°]									
20	A8 [°]	A11 [°]			A14 [°]									
21	A9 [°]	A10 [°]			A12 [°]									2
22	/PSEN [°]	LIO28	P29	123	A13 [°]							4		
23	ALE [°]	LIO29	P30	122	A15 [°]							6		
24	D7 [°]	P3.7_/RD [°]			P1.7_SDA									8
25	D6 [°]	P3.6_/WR [°]			P1.6_SCL									10
26	D5 [°]	P3.5_T1			P1.5									12
27	D4 [°]	P3.4_T0			P1.4									14
28	D3 [°]	P3.3_INT1			P1.3									16
29	D2 [°]	P3.2_/INT0			P1.2									18
30	D1 [°]	P3.1_TXD [^]			P1.1_T2EX									20
31	D0 [°]	P3.0_RXD [^]			P1.0_T2									22
32	GND	+3V3			GND									24
	A8 [°]	A11 [°]			A14 [°]									26
	bus connector												DIN41651-26	
							I/O port connector							

Lieferumfang

- Hardware ´dlk51´
- CD-ROM mit Software ´dlk51´, Handbuch im PDF Format, Schaltplan im EAGLE Format, Applikationen incl. Quellcode für FPGA und 8051
- sämtliche **Dokumentation ausschließlich in englischer Sprache**
- Verbindungskabel zum PC, D25male/D25female, 1:1
- optional: Steckernetzteil
- vollständiges Paket mit Hard- und Software
- vollständig Software programmierbare Hardwarelösung
- ´Alles in einer´ Plattform für C, VHDL, Logik und Mikrocontroller, Applikation und Ausbildung